

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-283172

(43)Date of publication of application : 23.10.1998

(51)Int.Cl.

G06F 9/06
G11C 16/02

(21)Application number : 09-083903

(71)Applicant : NEC CORP

(22)Date of filing : 02.04.1997

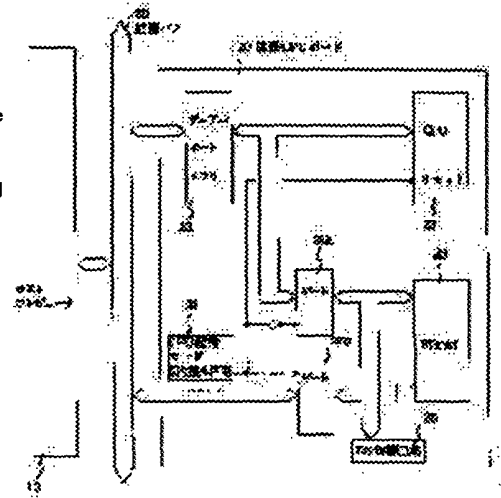
(72)Inventor : KATO SHINYA

(54) FLASH ROM DATA REWRITE SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To rewrite a program (including a CPU start program) in the flash ROM with the flash ROM mounted on a substrate without previously writing a program that rewrites a program in the flash ROM and also without providing a connector nor a CPU which communicates with a host computer.

SOLUTION: A gate 26b is opened with the control of a CPU start mode switching circuit 24 and through this, a host computer 10 and an FROM 23 are connected. In such a state, a program that is transferred from the computer 10 is written in the FROM 23 and also a gate 26a is opened with the control of the circuit 24. Through this, a CPU 22 and the FROM 23 are connected and the CPU 22 is started based on a program in the flash ROM 23 in the state.



LEGAL STATUS

[Date of request for examination]

02.04.1997

[Date of sending the examiner's decision of rejection]

12.09.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

[JP,10-283172,A]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS**[Claim(s)]**

[Claim 1] The flash ROM data rewriting method have the following, and the program transmitted from the aforementioned host computer where the aforementioned host computer and the aforementioned flash ROM are connected by control of this switch means is written in the aforementioned flash ROM, and carry out that Above CPU starts by the program in the aforementioned flash ROM after Above CPU and the aforementioned flash ROM have been connected by control of the aforementioned switch means as the feature. Host computer. It is the flash ROM data rewriting method which rewrites the program in the flash ROM which is connected with this host computer in an expansion bus, has the aforementioned host computer and the extended CPU board which performs an exchange of data, and was carried in the aforementioned extended CPU board to the program to which it is transmitted from the aforementioned host computer, and the aforementioned extended CPU board is CPU. The 1st gate which controls the connection state of this CPU and the aforementioned flash ROM. The switch means which switches the state of the 2nd gate which controls the connection state of the aforementioned host computer and the aforementioned flash ROM, and the above 1st and the 2nd gate.

[Claim 2] It is the flash ROM data rewriting method characterized by providing a bank-switching means by which the aforementioned extended CPU board sets up the bank field of the aforementioned flash ROM in a flash ROM data rewriting method according to claim 1.

TECHNICAL PROBLEM

[Problem(s) to be Solved by the Invention] However, there is a trouble which is indicated below in the conventional thing which was mentioned above.

(1) Since the program and the exchange of data are not directly performed between a host computer and FROM, the program for rewriting the program in FROM must be beforehand written in ROM, and the ROM must be built in in a microcomputer. Moreover, since CPU in which ROM was built is used, the width of face of selection of CPU will become narrow.

(2) Since the data transfer between a host computer and a microcomputer is performed in serial communication, the connector and LSI for communicating with a host computer will have to be prepared, and, thereby, the mounting space of other connectors or parts will be reduced.

[0005] this invention aims at being made in view of the trouble which a Prior art which was mentioned above has, and offering the flash ROM data rewriting method which can rewrite the program which is in FROM, mounting FROM in a substrate without [without it writes in the program for rewriting the program in FROM beforehand, and] preparing the connector and CPU for communicating with a host computer

DETAILED DESCRIPTION

[0008]

[Embodiments of the Invention] Below, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 1 is the block diagram showing one gestalt of operation of the flash ROM data rewriting method of this invention. As shown in drawing 1, it connects by the expansion bus 30 and, as for this gestalt, the host computer 10, the host computer, and the extended CPU board 20 that performs an exchange of data are constituted. on the extended CPU board 20 CPU22, The dual port memory 21 for exchanging data between FROM23 in which the bootstrap of CPU22 etc. is stored, and a host computer 10 and CPU22, 1st gate 26a which controls the connection state by the expansion bus 30 of CPU22 and FROM23, 2nd gate 26b which controls the connection state by the expansion bus 30 of a host computer 10 and FROM23, While resetting CPU22, it consists of a CPU starting mode switch circuit 24 which switches the state of Gates 26a and 26b, and a bank-switching circuit 25 which sets up the bank field of FROM23 when the memory storage of FROM23 is big.

[0009] Program write-in operation in the flash ROM data rewriting method constituted as mentioned above below is explained. Drawing 2 is drawing for explaining data write-in operation in the flash ROM data rewriting method shown in drawing 1. As an initial state, nothing is written in FROM23 mounted in the extended CPU board 20. By control of the CPU startup mode switch circuit 24, if gate 26b is opened while gate 26a is closed, while connection between CPU22 and FROM23 will be intercepted, a host computer 10 and FROM23 are connected, and it becomes a program write mode from a host computer 10 (Step S1).

[0010] Next, the bank for carrying out FROM23 hair KUSESU through the bank-switching circuit 25 from a host computer 10 is set up (Step S2). If a bank is set up in Step S2, according to the method of the writing of FROM23, writing (step S4) of the program over FROM23 and verification (Step S5) of data will be performed one by one after that from elimination (Step S3) of the program in FROM23, and a host computer 10. Then, when other (i.e., when the field of a bank is insufficient), when it is judged whether the program transmitted from a host computer 10 was altogether written in FROM23 and it is judged that all programs were written in, processing is ended, it returns to Step S2 (Step S6), and again, a setup of a bank is performed and processing of Steps S2-S5 is performed similarly after that.

[0011] Starting operation of CPU22 by the program written in below by program write-in operation mentioned above FROM23 is explained. Drawing 3 is drawing for explaining starting operation of CPU22 by the program written in FROM23 in the flash ROM data rewriting method shown in drawing 1. By control of the CPU startup mode switch circuit 24, while connection with the host computer 10 and FROM23 by which gate 26b is closed while gate 26a is opened is intercepted, CPU23 and FROM23 are connected, and it becomes the startup mode of CPU22 (Step S11). If set as the starting mode of CPU22 in Step S11, CPU22 will start by the bootstrap in FROM23, and will start operation (Step S12).

[0012] And an exchange of data is performed through a dual port 21 between a host computer 10 and CPU22. A bootstrap can be written in by a series of operation mentioned above, mounting FROM in a board, and the writing of a program to FROM in the exterior becomes unnecessary. Moreover, without removing FROM, when change arises in a bootstrap, a bootstrap can be changed and, thereby, the reliability at the time of rewriting a bootstrap improves. Furthermore, since the expansion bus connects, a host computer and an extended CPU boat board become unnecessary [the parts for data communication]. Moreover, the program in FROM23 can be rewritten through dual port memory 21, without switching Gates 26a and 26b after that, if the bootstrap of CPU22 is stored in FROM23 by a series of operation mentioned above.

[0013] In addition, in the form of operation mentioned above, when are set as a data write mode and nothing is outputted from CPU22, gate 26a for intercepting connection between FROM23 and CPU22 becomes unnecessary. When gate 26a is deleted, part mark decrease and reduction of a cost cut and a circuit scale is achieved. Moreover, in this form, although FROM23 was used, the memory only for read-out in which other writing is possible is sufficient, and it can apply also by RAM in that by which a power supply is not intercepted.

[0014]

[Effect of the Invention] Since this invention is constituted as explained above, it does so an effect which is indicated below.

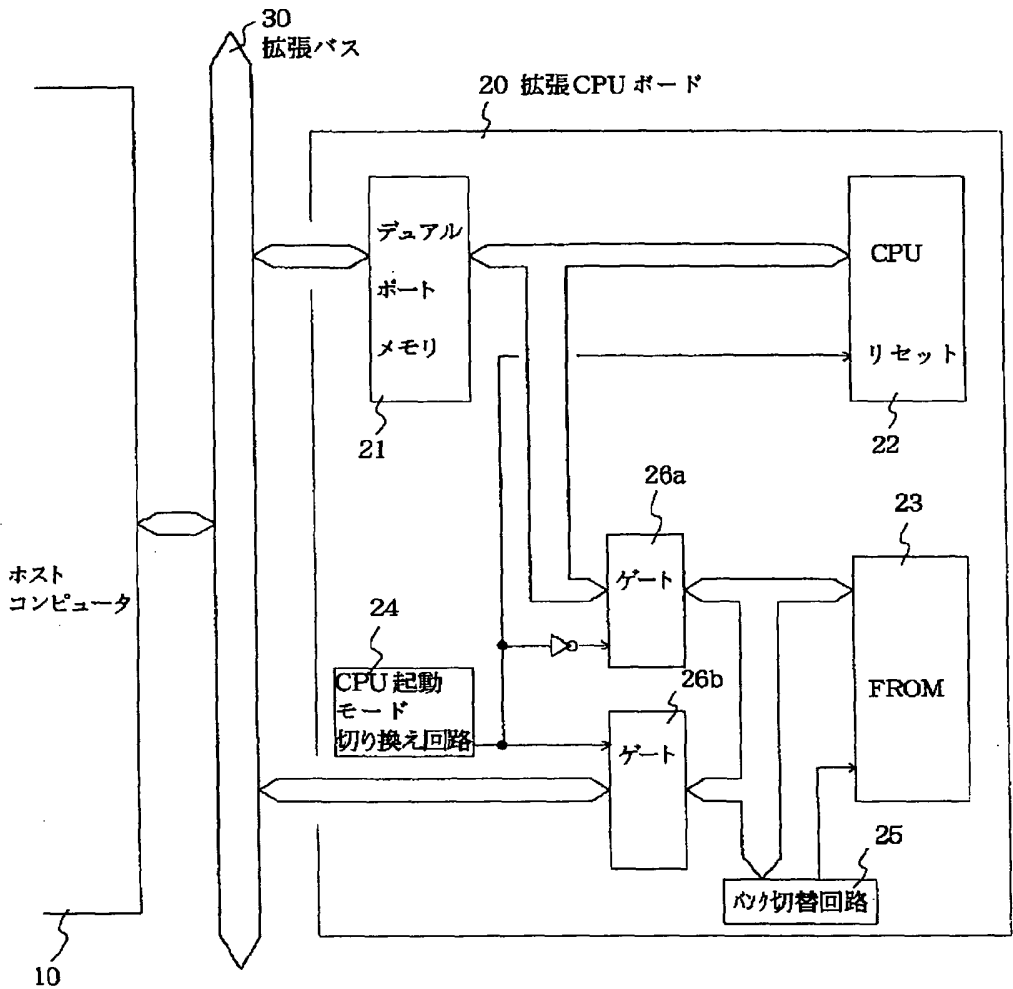
(1) It writes as the composition to which a program and an exchange of data are directly carried out between a host computer and a flash ROM, and the program in a flash ROM can be rewritten, mounting a flash ROM in a substrate without the program for rewriting the program in a flash ROM building in in a microcomputer ROM written in beforehand. Moreover, it is not necessary to use CPU in which ROM was built, and the width of face of selection of CPU spreads.

[0015] (2) The program in a flash ROM can be rewritten, mounting a flash ROM in a substrate without preparing the connector and CPU for communicating with a host computer, since the host computer and the add-in board in which the flash ROM was carried are connected by the expansion bus. Thereby, other connectors and reduction of the mounting space of parts can be prevented.

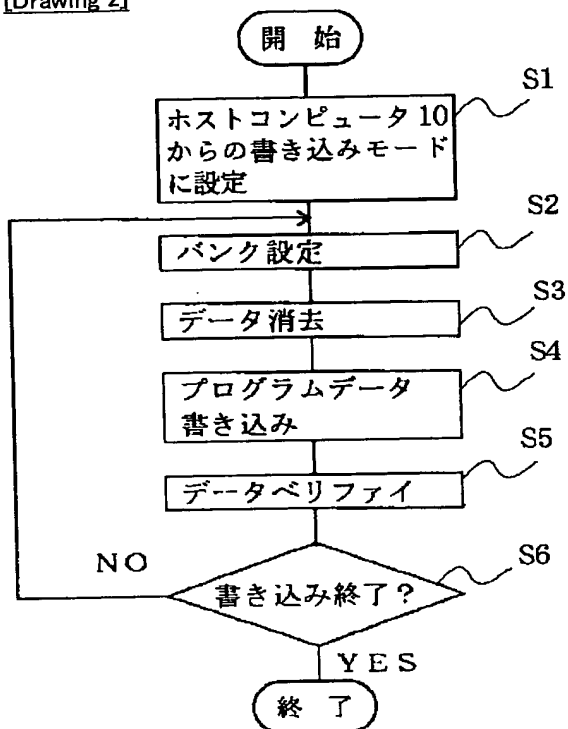
(3) Since the program in a flash ROM can be rewritten mounting a flash ROM in a substrate, it is not necessary to write in a program using the ROM writer, and, thereby, the width of face of selection of the flash ROM to be used spreads.

DRAWINGS

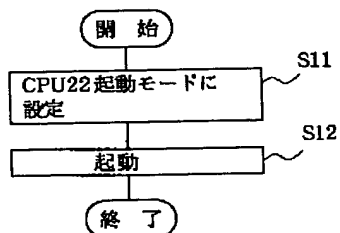
[Drawing 1]



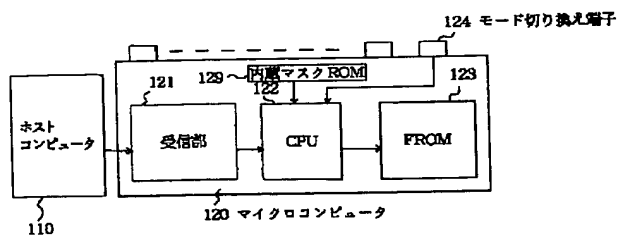
[Drawing 2]



[Drawing 3]



[Drawing 4]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-283172

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁸

G 0 6 F 9/06

G 1 1 C 16/02

識別記号

5 4 0

F I

G 0 6 F 9/06

G 1 1 C 17/00

5 4 0 M

6 1 1 G

審査請求 有 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平9-83903

(22) 出願日 平成9年(1997)4月2日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 加藤 真也

東京都港区芝五丁目7番1号 日本電気株式会社内

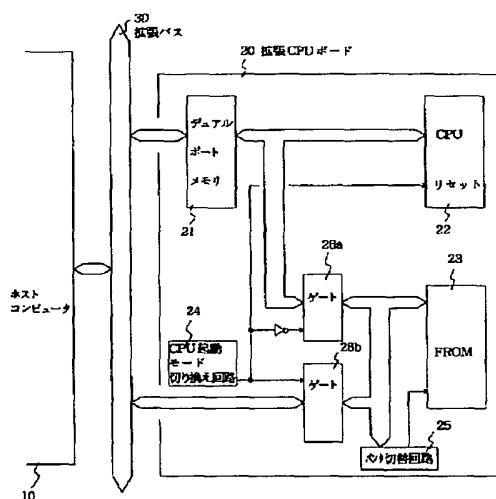
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 フラッシュROMデータ書き換え方式

(57) 【要約】

【課題】 フラッシュROM内のプログラムを書き換えるためのプログラムを予め書き込むことなく、かつ、ホストコンピュータと通信を行うためのコネクタやCPUを設けることなく、フラッシュROMを基板に実装したままでフラッシュROM内のプログラム(CPU起動プログラムを含む)を書き換えること。

【解決手段】 CPU起動モード切り換え回路24の制御によってゲート26bが開き、それにより、ホストコンピュータ10とFROM23とが接続され、その状態において、ホストコンピュータ10から転送されるプログラムがFROM23に書き込まれ、また、CPU起動モード切り換え回路24の制御によってゲート26aが開き、それにより、CPU22とFROM23とが接続され、その状態において、フラッシュROM23内のプログラムに基づいてCPU22が起動する。



【特許請求の範囲】

【請求項1】 ホストコンピュータと、該ホストコンピュータと拡張バスにて接続され、前記ホストコンピュータとデータのやりとりを行う拡張CPUボードとを有し、前記拡張CPUボードに搭載されたフラッシュROM内のプログラムを前記ホストコンピュータから転送されるプログラムに書き換えるフラッシュROMデータ書き換え方式であって、
前記拡張CPUボードは、
CPUと、

該CPUと前記フラッシュROMとの接続状態を制御する第1のゲートと、

前記ホストコンピュータと前記フラッシュROMとの接続状態を制御する第2のゲートと、

前記第1及び第2のゲートの状態を切り換える切り換え手段とを具備し、

該切り換え手段の制御によって前記ホストコンピュータと前記フラッシュROMとが接続された状態にて、前記ホストコンピュータから転送されるプログラムが前記フラッシュROMに書き込まれ、

前記切り換え手段の制御によって前記CPUと前記フラッシュROMとが接続された状態にて、前記フラッシュROM内のプログラムによって前記CPUが起動することを特徴とするフラッシュROMデータ書き換え方式。

【請求項2】 請求項1に記載のフラッシュROMデータ書き換え方式において、
前記拡張CPUボードは、
前記フラッシュROMのバンク領域を設定するバンク切替手段を具備することを特徴とするフラッシュROMデータ書き換え方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フラッシュROMデータ書き換え方式に関し、特に、フラッシュROMを基板に実装したままフラッシュROM内のプログラムを書き換えることができるフラッシュROMデータ書き換え方式に関する。

【0002】

【従来の技術】従来より、フラッシュROM（以下、FROMと称する）を基板に実装した状態でFROM内のプログラムを書き換える手法においては、様々な手法が提案されている（例えば、特開平5-189584号公報）。図4は、FROMを基板に実装したままFROM内のプログラムを書き換えることができる従来のマイクロコンピュータの一構成例を示すブロック図である。本従来例は図4に示すように、外部に設けられたホストコンピュータ110から転送されてくるシリアルデータを受信する受信部121と、ユーザプログラム等が格納されるFROM123と、FROM123内のプログラムを書き換えるためのプログラムが格納されている内蔵マ

スクROM129と、内蔵マスクROM129に格納されているプログラムに従って、ホストコンピュータ110から転送され、受信部121にて受信されたプログラム及びデータをFROM123内に書き込むCPU122と、CPU122の動作を切り換えるためのモード切り換え端子124とから構成されている。

【0003】上記のように構成されたマイクロコンピュータにおいては、モード切り換え端子124に所定の信号が印加されると、CPU122の動作が切り換えられ、それにより、ホストコンピュータ110から転送される受信部121にて受信されたプログラム及びデータがFROM123に書き込まれる。

【0004】

【発明が解決しようとする課題】しかしながら、上述したような従来のものにおいては、以下に記載するような問題点がある。

（1）ホストコンピュータとFROMとの間にてプログラム及びデータのやりとりが直接行われていないため、予め、ROMにFROM内のプログラムを書き換えるためのプログラムを書き込み、そのROMをマイクロコンピュータ内に内蔵しなければならない。また、ROMが内蔵されたCPUを用いているため、CPUの選択の幅が狭くなってしまう。

（2）ホストコンピュータとマイクロコンピュータとの間のデータの転送がシリアル通信にて行われているため、ホストコンピュータと通信を行うためのコネクタやLSIを設けなければならず、それにより、他のコネクタや部品の実装スペースが縮小されてしまう。

【0005】本発明は、上述したような従来の技術が有する問題点に鑑みてなされたものであって、FROM内のプログラムを書き換えるためのプログラムを予め書き込むことなく、かつ、ホストコンピュータと通信を行うためのコネクタやCPUを設けることなく、FROMを基板に実装したままFROM内のプログラムを書き換えることができるフラッシュROMデータ書き換え方式を提供することを目的とする。

【0006】

【課題を解決するための手段】上記目的を達成するために本発明は、ホストコンピュータと、該ホストコンピュータと拡張バスにて接続され、前記ホストコンピュータとデータのやりとりを行う拡張CPUボードとを有し、前記拡張CPUボードに搭載されたフラッシュROM内のプログラムを前記ホストコンピュータから転送されるプログラムに書き換えるフラッシュROMデータ書き換え方式であって、前記拡張CPUボードは、CPUと、該CPUと前記フラッシュROMとの接続状態を制御する第1のゲートと、前記ホストコンピュータと前記フラッシュROMとの接続状態を制御する第2のゲートと、前記第1及び第2のゲートの状態を切り換える切り換え手段とを具備し、該切り換え手段の制御によって前記ホ

ストコンピュータと前記フラッシュROMとが接続された状態にて、前記ホストコンピュータから転送されるプログラムが前記フラッシュROMに書き込まれ、前記切り換え手段の制御によって前記CPUと前記フラッシュROMとが接続された状態にて、前記フラッシュROM内のプログラムによって前記CPUが起動することを特徴とする。

【0007】また、前記拡張CPUボードは、前記フラッシュROMのバンク領域を設定するバンク切替手段を具備することを特徴とする。

(作用) 上記のように構成された本発明においては、切り換え手段の制御によってホストコンピュータとフラッシュROMとが接続され、その状態において、ホストコンピュータから転送されるプログラムがフラッシュROMに書き込まれ、また、切り換え手段の制御によってCPUとフラッシュROMとが接続され、その状態において、フラッシュROM内のプログラムに基づいてCPUが起動する。このように、フラッシュROMが基板に実装された状態で、ホストコンピュータからフラッシュROMに直接プログラムが書き込まれるので、フラッシュROM内のプログラムを書き換えるためのプログラムを予め書き込む必要がないとともに、ホストコンピュータと通信するためのコネクタやCPUを設ける必要がない。

【0008】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参照して説明する。図1は、本発明のフラッシュROMデータ書き換え方式の実施の一形態を示すブロック図である。本形態は図1に示すように、ホストコンピュータ10と、ホストコンピュータとデータのやりとりを行う拡張CPUボード20とが拡張バス30にて接続されて構成されており、拡張CPUボード20には、CPU22と、CPU22の起動プログラム等が格納されるFROM23と、ホストコンピュータ10とCPU22との間でデータのやりとりを行うためのデュアルポートメモリ21と、CPU22とFROM23との拡張バス30による接続状態を制御する第1のゲート26aと、ホストコンピュータ10とFROM23との拡張バス30による接続状態を制御する第2のゲート26bと、CPU22をリセットするとともにゲート26a、26bの状態を切り換えるCPU起動モード切り換え回路24と、FROM23のメモリ領域が大きな場合にFROM23のバンク領域を設定するバンク切替回路25とから構成されている。

【0009】以下に、上記のように構成されたフラッシュROMデータ書き換え方式におけるプログラム書き込み動作について説明する。図2は、図1に示したフラッシュROMデータ書き換え方式におけるデータ書き込み動作を説明するための図である。初期状態として、拡張CPUボード20に実装されたFROM23には、何も

書き込まれていない。CPU起動モード切り換え回路24の制御によって、ゲート26aが閉じられるとともにゲート26bが開かれると、CPU22とFROM23との接続が遮断されるとともにホストコンピュータ10とFROM23とが接続され、ホストコンピュータ10からのプログラム書き込みモードとなる(ステップS1)。

【0010】次に、ホストコンピュータ10からバンク切替回路25を介してFROM23へアクセスするため10のバンクが設定される(ステップS2)。ステップS2においてバンクが設定されると、その後、FROM23の書き込みの方式に従って、FROM23内のプログラムの消去(ステップS3)、ホストコンピュータ10からFROM23に対するプログラムの書き込み(ステップS4)及びデータのベリファイ(ステップS5)が順次行われる。その後、ホストコンピュータ10から転送されるプログラムがFROM23に全て書き込まれたかどうか判断され、全てのプログラムが書き込まれたと判断された場合は処理を終了し、それ以外の場合、すなわち、バンクの領域が足りない場合は、ステップS2に戻り(ステップS6)、再度、バンクの設定が行われ、その後、ステップS2～S5の処理が同様に行われる。

【0011】以下に、上述したプログラム書き込み動作によってFROM23に書き込まれたプログラムによるCPU22の起動動作について説明する。図3は、図1に示したフラッシュROMデータ書き換え方式においてFROM23に書き込まれたプログラムによるCPU22の起動動作を説明するための図である。CPU起動モード切り換え回路24の制御によって、ゲート26aが開かれるとともにゲート26bが閉じられる、ホストコンピュータ10とFROM23との接続が遮断されるとともにCPU22とFROM23とが接続され、CPU22の起動モードとなる(ステップS11)。ステップS11においてCPU22の起動モードに設定されると、CPU22がFROM23内の起動プログラムによって起動し、動作を開始する(ステップS12)。

【0012】そして、ホストコンピュータ10とCPU22との間において、デュアルポート21を介してデータのやりとりが行われる。上述した一連の動作により、FROMをボードに実装したままで起動プログラムを書き込むことができ、外部におけるFROMに対するプログラムの書き込みが不要となる。また、起動プログラムに変更が生じた場合においてもFROMを取り外すことなく、起動プログラムの変更を行うことができ、それにより、起動プログラムを書き換えた場合の信頼性が向上する。さらに、ホストコンピュータと拡張CPUポートボードとは拡張バスによって接続されてるため、データ通信用の部品類が不要となる。また、上述した一連の動作によりFROM23にCPU22の起動プログラムが格納されていれば、その後は、ゲート26a、26bの

切り換えを行うことなく、デュアルポートメモリ21を介してFROM23内のプログラムを書き換えることができる。

【0013】なお、上述した実施の形態において、データ書き込みモードに設定された際にCPU22から何も出力されない場合は、FROM23とCPU22との接続を遮断するためのゲート26aが不要となる。ゲート26aが削除された場合、部品点数が少なくなり、コストダウン及び回路規模の縮小が図られる。また、本形態においては、FROM23を使用したか、他の書き込み可能な読み出し専用メモリでもよいし、電源が遮断されないものにおいては、RAMでも適用することができる。

【0014】

【発明の効果】本発明は、以上説明したように構成されているので、以下に記載するような効果を奏する。

(1) ホストコンピュータとフラッシュROMとの間にてプログラム及びデータのやりとりが直接行われる構成としたため、フラッシュROM内のプログラムを書き換えるためのプログラムが予め書き込まれたROMをマイクロコンピュータ内に内蔵することなく、フラッシュROMを基板に実装したままフラッシュROM内のプログラムを書き換えることができる。また、ROMが内蔵されたCPUを用いる必要がなく、CPUの選択の幅が広がる。

【0015】(2) ホストコンピュータとフラッシュROMが搭載された拡張ボードとが拡張バスによって接続されているため、ホストコンピュータと通信を行うためのコネクタやCPUを設けることなく、フラッシュROMを基板に実装したままフラッシュROM内のプログラ

*ラムを書き換えることができる。それにより、他のコネクタや部品の実装スペースの縮小を防ぐことができる。

(3) フラッシュROMを基板に実装したままフラッシュROM内のプログラムを書き換えることができるため、ROMライターを用いてプログラムの書き込みを行う必要がなく、それにより、使用するフラッシュROMの選択の幅が広がる。

【図面の簡単な説明】

【図1】本発明のフラッシュROMデータ書き換え方式の実施の一形態を示すブロック図である。

【図2】図1に示したフラッシュROMデータ書き換え方式におけるデータ書き込み動作を説明するための図である。

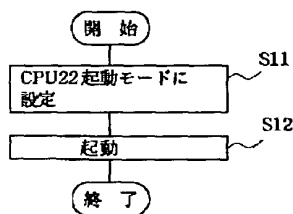
【図3】図1に示したフラッシュROMデータ書き換え方式においてFROMに書き込まれたプログラムによるCPUの起動動作を説明するための図である。

【図4】FROMを基板に実装したままFROM内のプログラムを書き換えることができる従来のマイクロコンピュータの一構成例を示すブロック図である。

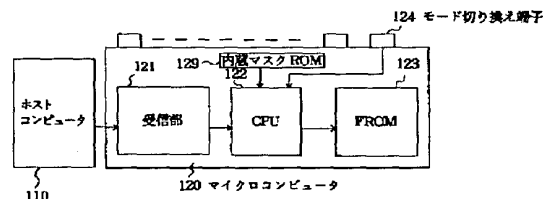
【符号の説明】

- 10 ホストコンピュータ
- 20 拡張CPUボード
- 21 デュアルポートメモリ
- 22 CPU
- 23 FROM
- 24 CPU起動モード切り換え回路
- 25 バンク切替回路
- 26a, 26b ゲート
- 30 拡張バス

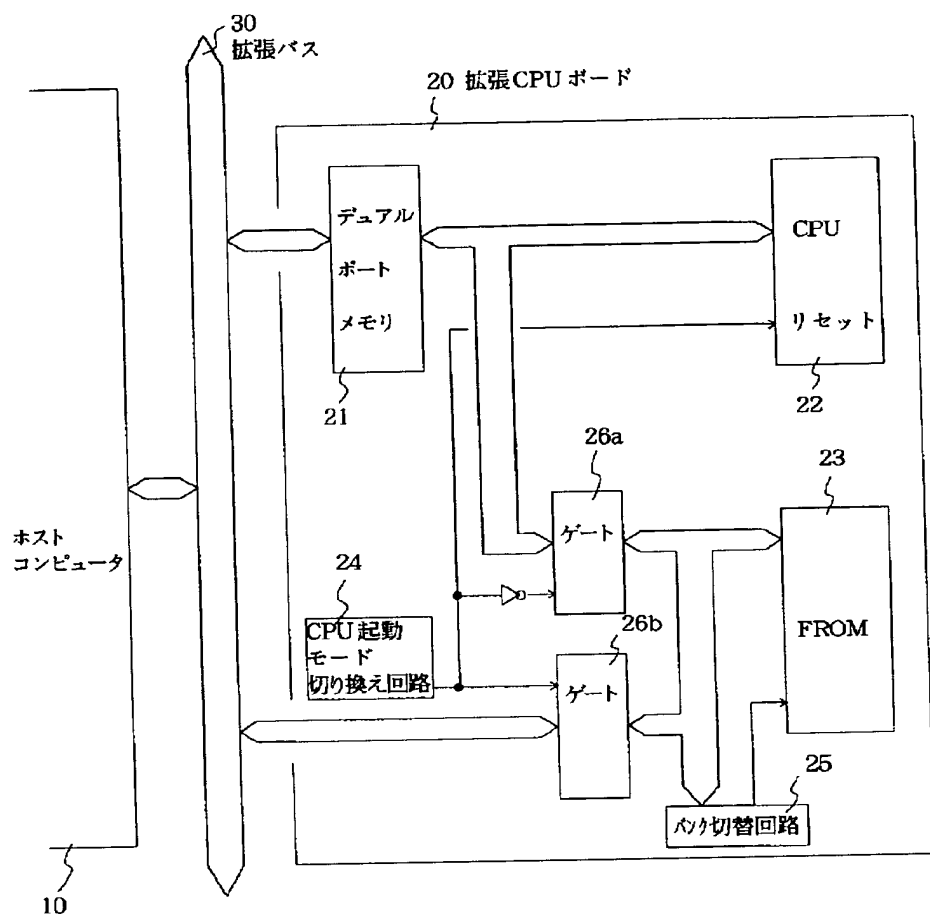
【図3】



【図4】



【図1】



【図2】

